

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10200310 A**

(43) Date of publication of application: 31 . 07 . 98

(51) Int. Cl. **H01P 1/383**
H01P 1/00
H01P 1/36
H04B 1/44

(21) Application number: **09005254**

(71) Applicant: **MURATA MFG CO LTD**

(22) Date of filing: 16 . 01 . 97

(72) Inventor: **MAKINO TOSHIHIRO**
MASUDA AKITO
HASEGAWA TAKASHI
KAWANAMI TAKASHI

(54) **NONREVERSIBLE CIRCUIT ELEMENT AND TRANSMISSION/RECEPTION EQUIPMENT**

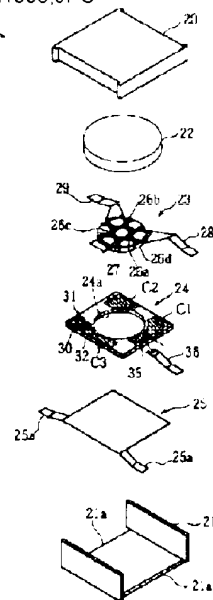
can be canceled and the increase of the insertion loss can be avoided.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To deal with the demand for miniaturization and cost reduction and to suppress the dispersion of characteristics or the increase in insertion loss by forming a coupling electrode for detecting the power of transmission signal on a dielectric substrate forming capacitance for matching to be connected to respective center electrodes.

SOLUTION: Near a 1st capacitance electrode C1 on a dielectric substrate 24, a coupling electrode 35 is patterned and this coupling electrode 35 is simultaneously formed from the same material as capacitance electrodes C1-C3. Namely, the coupling electrode 35 is integrally formed on the dielectric substrate 24 as the component of the isolator 12, the coupling electrode 35 and the capacitance electrode C1 for matching at an input port are coupled by electrostatic capacitance and transmission power is detected. Therefore, a coupling circuit can be built in the existing isolator 12, and a circuit configuration by other components can be unnecessary. As a result, a mounting area can be reduced, the number of parts can be decreased, and the miniaturization and cost reduction of the entire transmission/reception equipment can be dealt with. Besides, the dispersion of characteristics



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-200310

(43) 公開日 平成10年(1998) 7月31日

(51) Int.Cl.⁹

識別記号

F I

H 0 1 P 1/383

H 0 1 P 1/383

A

1/00

1/00

D

1/36

1/36

A

H 0 4 B 1/44

H 0 4 B 1/44

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平9-5254

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(22) 出願日 平成9年(1997) 1月16日

(72) 発明者 牧野 敏弘

京都府長岡京市天神2丁目26番10号 株式

会社村田製作所内

(72) 発明者 増田 昭人

京都府長岡京市天神2丁目26番10号 株式

会社村田製作所内

(72) 発明者 長谷川 隆

京都府長岡京市天神2丁目26番10号 株式

会社村田製作所内

(74) 代理人 弁理士 下市 努

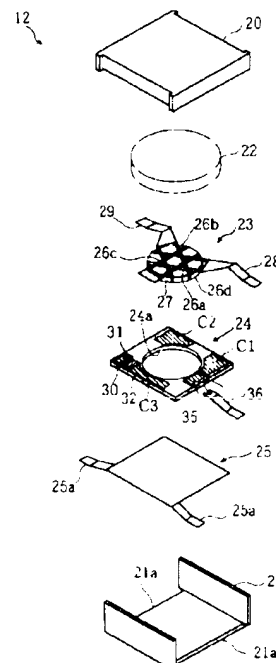
最終頁に続く

(54) 【発明の名称】 非可逆回路素子及び送受信装置

(57) 【要約】

【課題】 大型化、高価格化を招くことなく結合回路を内蔵できるとともに、特性のばらつきや挿入損失の増加を抑制できる非可逆回路素子を提供する。

【解決手段】 送信信号の伝送方向には減衰が小さく、逆方向へは減衰が大きい特性を有するアイソレータ（非可逆回路素子）において、各中心電極26a~26cに接続される整合用容量C1~C3が形成された誘電体基板24に上記送信信号の電力を検出する結合電極35を形成する。



【特許請求の範囲】

【請求項1】 送信信号の伝送方向には減衰が小さく、逆方向へは減衰が大きい特性を有する非可逆回路素子において、各中心電極に接続される整合用容量が形成された誘電体基板に上記送信信号の電力を演出する結合電極を形成したことを特徴とする非可逆回路素子

【請求項2】 1つのアンテナを送信部と受信部とで共用し、該送信部に非可逆回路素子を介して増幅器を配設するとともに、該増幅器の送信電力を演出する結合回路を配設した送受信装置において、上記非可逆回路素子の各中心電極に接続される整合用容量が形成された誘電体基板に上記送信電力を演出する結合電極を形成したことを特徴とする送受信装置

【請求項3】 請求項1において、非可逆回路素子が集中定数型のものであり、上記結合電極が誘電体基板の入力ポート側の整合容量に結合するように形成されていることを特徴とする非可逆回路素子

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、集中定数型非可逆回路素子及び該非可逆回路素子を用いた送受信装置に関する。

【0002】

【従来の技術】一般に、携帯電話、自動車電話等の移動通信機器に採用される送受信装置は、送信部と受信部とを1つのアンテナの分岐部を介して共用するように構成されている。この送受信装置の送信部では、P.A.(電力増幅器)の利得は周波数帯域内で一定ではなく、温度や電源電圧によっても変動する場合がある。

【0003】このため、従来、図8(示すように、P.A.1の出力電圧の一部を方向性結合器2を介して検波器3で検出し、該検出値に応じてA.G.C.アンプ(利得制御増幅器)4の利得を制御することにより、上記P.A.1からの出力電圧を一定値に保持するようにしている。なお、図8はアイソレータ、図9はアンテナである。

【0004】ところが、上記方向性結合器は部品サイズが大きくなり、しかも高価であることから、回路装置が大型化するとともにコストが上昇するという問題があり、小型化、低価格化の要請が強い携帯電話への採用は困難である。

【0005】このような問題を改善するために、図7(示すように、P.A.1とアイソレータ1との間に結合用コンデンサ7を並列付加したものがあ。これによれば1つのチップ部品を追加するだけで済むことから小型化、低価格化に対応できる。

【0006】

【発明が解決しようとする課題】ところで、上記結合用コンデンサの場合、方向性結合器に比べて小型化、低価格化には対応できるものの、コンデンサを付加する分だけ実装面積を確保する必要があり、かつ部品点数が増え

るという問題がある。このため携帯電話のさらなる小型化、低価格化に対応するには、この点での改善が要請されている。

【0007】また上記コンデンサの容量値(結合度と挿入損失)を決める際の精度に配慮した設計が必要となり、さらには結合部からのラビエーション(不要輻射)の発生やこれに起因する挿入損失の増加、あるいは結合部の使用ハター、やラビエーションの増加に伴う挿入損失の増加等の不都合が生じ易いという問題がある。

【0008】本発明は、上記実情に鑑みてなされたもので、小型化、低価格化の要請に対応できるとともに、特性のばらつきや挿入損失の増加を抑制できる非可逆回路素子及び送受信装置を提供することを目的としている。

【0009】

【課題を解決するための手段】請求項1の発明は、送信信号の伝送方向には減衰が小さく、逆方向へは減衰が大きい特性を有する非可逆回路素子において、各中心電極に接続される整合用容量が形成された誘電体基板に上記送信信号の電力を演出する結合電極を形成したことを特徴としている。

【0010】請求項2の発明は、1つのアンテナを送信部と受信部とで共用し、該送信部に非可逆回路素子を介して増幅器を配設するとともに、該増幅器の送信電力を演出する結合回路を配設した送受信装置において、上記非可逆回路素子の各中心電極に接続される整合用容量が形成された誘電体基板に上記送信電力を演出する結合電極を形成したことを特徴としている。

【0011】請求項3の発明は、請求項1において、非可逆回路素子が集中定数型のものであり、上記結合電極が誘電体基板の入力ポート側の整合容量に結合するように形成されていることを特徴としている。

【0012】

【発明の実施の形態】以下、本発明の実施形態を添付図面に基いて説明する。図1ないし図4は、請求項1、2の発明の一実施形態によるアイソレータ及び該アイソレータを用いた送受信装置を説明するための図であり、図1は集中定数型アイソレータの分解斜視図、図2は誘電体基板の斜視図、図3はアイソレータの等価回路図、図4は送受信装置の回路構成図である。

【0013】本実施形態の送受信装置1(図1)は、1つのアンテナ1-1を分岐部Aを介して送信部と受信部とで共用するもので、該送信部は上記分岐部Aに集中定数型アイソレータ1-2を介してP.A.(電力増幅器)1-3、A.G.C.アンプ(利得制御増幅器)1-4を配設してなり、基本的な回路構成は従来と略同様である。上記アイソレータ1-2は送信信号の伝送方向には減衰量が極めて小さく、逆方向へは減衰が大きい特性を有している。これにより上記アンテナ1-1からの反射波によるIMDの発生や負荷変動によるP.A.1-3の損傷を防止している。なお、最近の携帯電話等に採用されるP.A.にはモジック、あるいは

はハイブリッド構造のGaAs-1C又はGaAs-FETが一般に用いられている。

【0014】上記送信部にはPA13からの出力電力を伝送する結合器を介して検出し、該検出値を上記A0、A1、A2に出力する検波器15が配設されている。この検波器15は検波器13からの出力値に応じて利得を制御する。即ち、検波器13からの出力値が減ると、この減った検出値を増やさせ、これによりPA13からの出力電力を常時一定に保持するように構成されている。なお、上記検波器15には半導体整流器、ダイオード等が一般に用いられている。

【0015】上記アイソレータ12は、図1、図2に示すように、主として上ヨーク210と下ヨーク211とで形成される磁気閉回路内に永久磁石22、磁性組立体23、誘電体基板24、及びアース板25を配設し、該永久磁石22により上記磁性組立体23に直流磁界H₀を印加して構成されている。このアース板25は上記下ヨーク211の底面に当接しており、これに一体形成されたアース端子25a、25bは下ヨーク211の開口212から外方に突出している。

【0016】上記磁性組立体23は、第1～第3中心導体26a～26cが一体形成されたアース部26dに円板状のフェライト27を配置し、該フェライト27の上面に上記各中心導体26a～26cを絶縁シート28(図示)を介在させて互いに120度の角度をなすように交差させて折り曲げ配置した構造のもので、上記アース部26dの平面は上記アース板25に当接している。また上記第1、第2各中心導体26a、26bには入力端子28、出力端子29が一体に突出形成されており、該各端子28、29は上記開口212から外方に突出している。

【0017】上記誘電体基板24は、セラミックス基板、高周波用プリント基板、あるいはフェライト基板等からなり、該誘電体基板24の中央には孔24aが形成されており、該孔24a内に上記組立体23のフェライト27が挿入配置されている。また誘電体基板24の上面にはそれぞれ第1～第3整合用容量電極C1～C3がパターン形成されており、該各容量電極C1～C3は厚膜電極、薄膜電極、あるいは金属箔電極からなるものである。

【0018】上記第1～第3容量電極C1～C3にはそれぞれ上記第1～第3中心導体26a～26cから接続されている。また上記第3容量電極C3には終端抵抗膜30が接続されており、この抵抗膜30はスルーホール電極31を介して上記誘電体基板24の下面全面に形成されたアース電極32を介して上記アース板25に接続されている。

【0019】そして上記誘電体基板24の第1容量電極C1の近傍には結合電極5aがパターン形成されており、この結合電極5aは上記容量電極C1～C3と同一

材料でかつ同時に形成されたものである。上記結合電極5aには結合端子33が接続されており、該結合端子33は上述の検波器15に接続されている。

【0020】上記結合電極5aの端面5aと第1容量電極C1の端面C1とは所定のギャップ、及び対向面長さを設けて対向している。これにより上記PA13からの送信電力は入力端子28から第1容量電極C1を介して静電容量で結合し、該結合出力を結合電極5aにより取り出すこととなる。

【0021】ここで、上記結合度は、上記対向電極5a、C1のギャップ、対向面長さを設定することにより調整してもよい。あるいは結合電極5aの上面に誘電体を配置し、該誘電体の配置位置、あるいは誘電体の大きさを変化させることにより結合度を調整してもよい。

【0022】本実施形態によれば、アイソレータ12の構成部品である誘電体基板24に結合電極5aを一体形成し、該結合電極5aと入力ポートの整合用容量電極C1とを静電容量で結合させてPA13からの送信電力を検出するようにしたので、既存のアイソレータ12に結合回路を内蔵でき、別部品による回路構成を不要にでき、その結果、実装面積を縮小できるとともに部品点数を削減でき、送受信装置全体の小型化、低価格化に対応できる。

【0023】また上記結合電極5aと容量電極C14との対向部で結合出力を取り出すので、従来の容量値の精度設計を不要にでき、特性のばらつきを解消できるとともに、ラジエーションの発生や実装用パターン等の追加に伴う挿入損失の増大を回避でき、高性能化に貢献できる。

【0024】なお、上記実施形態では、結合電極5aと容量電極C1とを互いに平行に対向させて結合度を設定した場合を説明したが、本発明はこれに限られるものではなく、各種の結合パターンが考えられる。

【0025】例えば、図5は、インダクタリ型電極パターンを採用した例であり、結合電極41に凹部41aを凹設し、容量電極C1に上記凹部41a内に延びる凸部C1bを形成して構成されている。この場合には、両者の対向面長さを長くできる分だけ上記実施形態より大きな結合度を得ることができる。

【0026】また、図6は、高結合度が得られる結合電極41と、低結合度が得られる結合電極C1の両方をパターン形成し、この何れかの電極41、C1を固定するようになった例である。

【0027】さらに上記実施形態では、集中定数型アイソレータを例に説明したが、本発明はこれに限られるものではなく、サーキュレータ等の非可逆性を有する高周波部品にも適用できる。このサーキュレータでは、誘電体基板の1つ、もしくは複数のポートに結合電極を設け、各ポートから入射電力を検出するように構成してもよい。

【0028】上記実施形態では、集中定数型アイソレータ12を1つのアンテナを用いる送受信装置10に適用した場合を説明したが、本発明のアイソレータ・サークキュレータの用途はこれに限られるものではなく、例えば2つのアンテナを用いた送受信装置、あるいは送信回路のみで構成される送信機等の無線通信機器全般に適用できる。

【0029】

【発明の効果】以上のように請求項1の発明に係る非可逆回路素子によれば、整合用容量が形成された誘電体基板に送信電力を抽出する結合電極を形成したので、部品の大小型及び高価格を招くことなく、非可逆回路素子本来の機能に併せて、送信電力安定化のための結合回路を内蔵でき、送受信装置に採用した場合の、小型化、低価格化に貢献できる効果がある。また特性のはらつき、及び挿入損失の増大を回避して高性能化に貢献できる効果がある。

【0030】請求項2の発明では、上記非可逆回路素子を送受信装置に用いた上で、別部品による結合回路を不要にでき、装置全体の小型化、低価格化に貢献できる効果がある。また別部品に接続に伴う配線、伝送線路の引き回しにより挿入損失や漏れ電力の増大を防止できる効果がある。

【0031】請求項3の発明では、誘電体基板の入力ポート側に整合容量に結合電極を結合させないで、静電容量で結合させることにより送信電力を抽出でき、従来の

容量値の精度設計を不要にでき、特性のはらつき及び挿入損失の増大を回避できる効果がある。

【図面の簡単な説明】

【図1】本発明の一実施形態による送受信装置を構成するアイソレータの分解斜視図である。

【図2】上記アイソレータの誘電体基板の斜視図である。

【図3】上記アイソレータの等価回路図である。

【図4】上記送受信装置の回路構成図である。

【図5】上記実施形態の結合電極の変形例を示す斜視図である。

【図6】上記実施形態の結合電極の他の変形例を示す斜視図である。

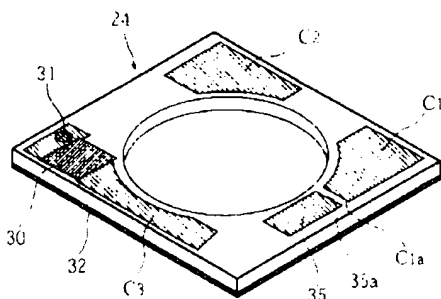
【図7】従来の送受信装置を示す回路構成図である。

【図8】従来の他の送受信装置を示す回路構成図である。

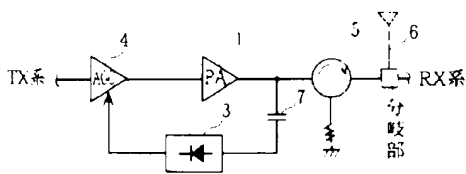
【符号の説明】

10	送受信装置
11	アンテナ
12	集中定数型アイソレータ（非可逆回路素子）
13	PA（増幅器）
24	誘電体基板
26a～26c	中心電極
35、40～42	結合電極
C1～C3	整合用容量電極

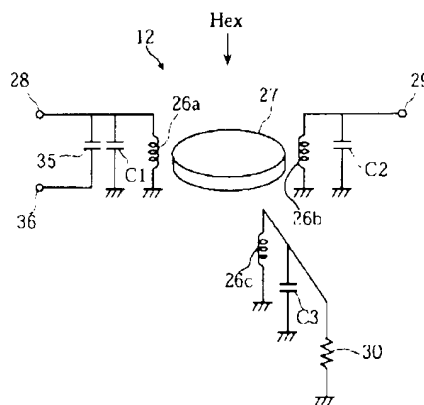
【図2】



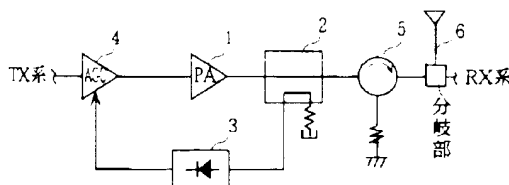
【図7】



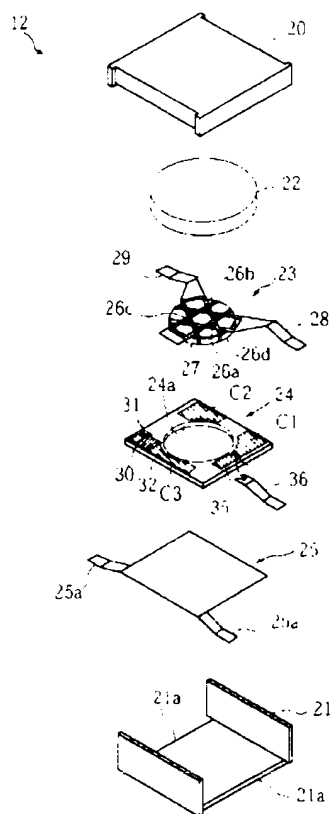
【図3】



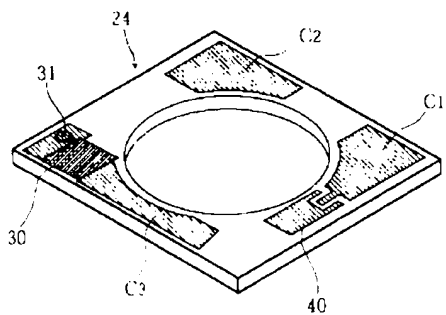
【図8】



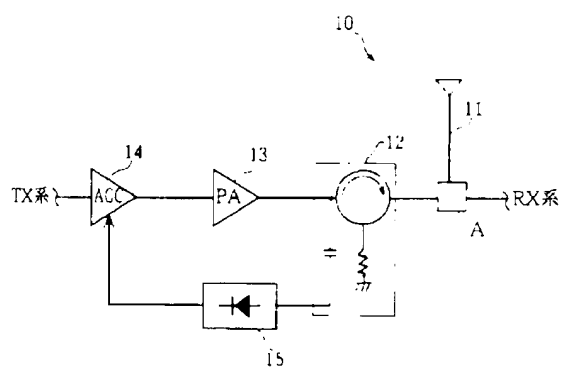
【図1】



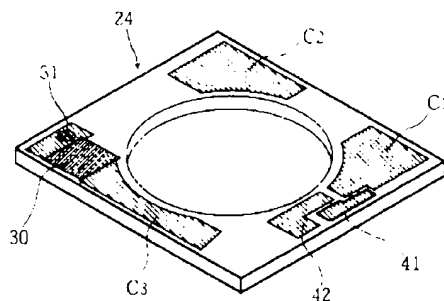
【図5】



【図4】



【図3】



フロントページの続き

(72) 発明者 川島 崇
京都府長岡京市天神2丁目30番10号 株式
会社村田製作所内